TDS2407EA
用户使用手册

2003 年 1 月
V2.1

闻亭科技发展有限责任公司

http://www.wintechdigital.com.cn

敬　告　用　户

欢迎您成为闻亭公司的用户，在未阅读此敬告前请勿使用我公司产品。如果您已开始使用，说明您已阅读并接受本敬告。

- 本说明书中的资料如有更改，恕不另行通知。
- 由于计算机类型及操作系统的多样型，闻亭公司及其经销商不保证所售产品适用于所有型号的计算机及操作系统。
- 软件产品一经售出，不予以退货，若确因质量问题，可更换同类型软件。
- 在相关法律所允许的最大范围内，闻亭公司及其经销商对于因本产品故障所造成的任何损失均不承担责任。不论损害的方式如何，闻亭公司及其经销商所赔付给您或其他责任人的责任总额，以您对本产品的实际已付为最高额。
- 本公司及其经销商对所售产品自购买之日起免费维修一年，其前提是您按说明书正常操作，若非正常操作所致的损坏，实行收费修理。
- 本说明书的所有版权属于北京闻亭科技发展有限公司，未经本公司授权，不可对本文件的任何部分进行复印、复制或翻译成其他语言。

目 录

第一章 TMS320LF2407 芯片评估模块介绍 页码

1.0 TDS2407EA 概要 1
1.1 TDS2407EA 主要特征 1
1.2 TDS2407EA 功能概要 2

第二章 TDS2407EA 的操作

2.0 TDS2407EA 的操作 3
2.1 TDS2407EA 板 3
2.1.1 电源接口 4
2.2 TDS2407EA 存储接口 4
2.2.1 程序存储器 5
2.2.2 数据存储器 6
2.2.3 I/O 空间 7
2.3 用户开关和发光二极管指示灯 7
2.4 晶振选择 8
2.5 数模转换器 8
2.6 扩展总线 8
2.6.1 TDS2407EA 扩展接口 9
2.6.1.1 扩展 I/O 接口 9
2.6.1.2 扩展模拟接口 10
2.6.1.3 扩展地址和数据接口 10
2.6.1.4 扩展控制接口 11
2.7 JTAG 接口 12
2.8 SPI 数据接口 13
2.9 片上异步串行接口 13
2.10 CAN 接口 14
2.10.1 CAN 正配插座 14

2.11 TDS2407EA 跳线 14
2.11.1 JP1 跳线，使能 CAN 关断 16
2.11.2 JP2 跳线，CAN 输入选择 17
2.11.3 JP3 跳线，串行 ROM 写保护选择 17
2.11.4 JP4 跳线，SPI 端口通道选择 17
2.11.5 JP5 跳线，使能快速编制程序 18
2.11.6 JP6 跳线，MP/MC 内部闪存 ROM 使能 18
2.11.7 JP7 跳线，模拟电源输入选择 18
2.11.8 JP8 跳线，VREF HI 选择 19
2.11.9 JP9 跳线，VREF LO 选择 19
2.11.10 JP10 跳线，面 DTR 的主复位使能 19
2.11.11 JP11 到 BIO-/IOPCI 的主复位能 20
2.11.12 JP12 到 SCIRXD/IOPA1 的 RXD 使能 20
2.11.13 JP13 跳线，晶振源选择 21
2.11.14 JP14 跳线，DTS/RTS 选择 21
2.11.15 JP15 跳线，SPI/SCI 引导器选择 21
2.11.16 JP16 跳线，引导器选择 22
2.12 LED 状态指示灯 22
2.13 用户可编程 LED 22
2.14 复位 23
2.15 复位开关 23
2.16 用户可读开关 23
2.17 开关 24
2.18 测试点 24
第三章 TDS2407EA 评估板性能测试程序
3.0 TDS2407EA 评估板性能测试程序 25
3.1 测试程序结构组成 25
3.2 测试程序运行过程 26
3.2.1 数据空间 RAM 检测 26

3.2.2 程序代码空间检测 26
3.2.3 片上串行异步通讯检测 26
3.2.4 评估板 DAC 检测 27
3.2.5 评估板 LED 检测 27
3.2.6 评估板并排 LED 检测 27
3.2.7 评估板并排手动开关检测 27
3.2.8 结束 28

第一章

1.0 TDS2407EA 概要

TDS2407EA 评估板是一个性能优越的板卡，评估员可对 LF2407 数字信号处理器的某些参数进行检测，以确定 DSP 是否满足要求。而且，此模块是一个可以开发和运行 LF2407 系列处理器芯片的开发平台。

TDS2407EA板使用的是TMS320LF2407DSP芯片,EVM板可以对LF2407代码进行全速检验，其有 544 个字长的片上数据存储器、128K 字长的板上存储器、片上只读闪烁存储器、片上 UART 和一个 MP7680D/A 转换器，板上安装的器件可使评估板解决各类问题。4 个扩展接口，可提供给任何评估电路。评估电路是用户自行开发，可应用大量的用户界面来转化代码，从而缩短开发时间和周期。

1.1 TDS2407EA 的主要特征

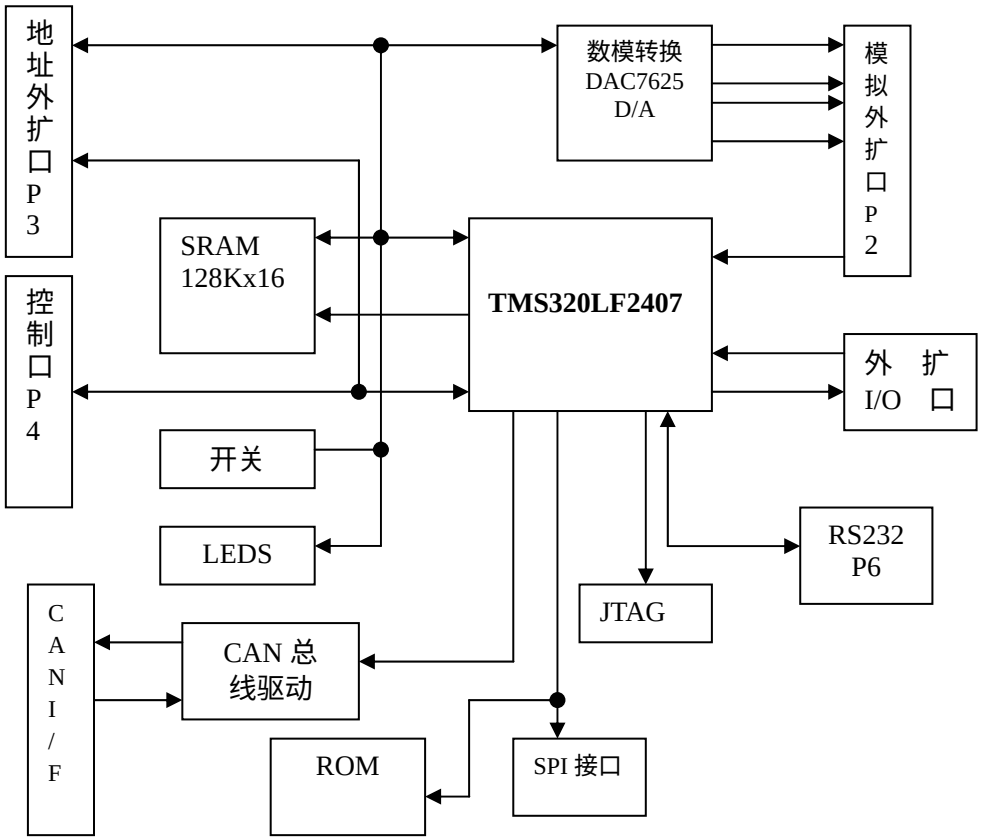
TDS2407EA 有以下的特征：

- LF2407 运行速度达 30MIPS 并能实现 128 字长无延时存储。
- 片上 16 个通道，10 位模数转换器，自动排序。
- 双事件管理器多重 PWM 和片上捕捉通道。
- DAC7654 四通道数模转换器。
- 带 RS232 驱动器的片上 UART。
- 带驱动的 CAN 接口。
- 用户开关和发光二极管指示灯。
- 4 个扩展接口（数据地址、I/O、控制）
- 为可选的评估提供板上 IEEE1149、1 个 JTAG 接口。
- 5V 电压输入（3.3V 板上调压器）

1.2 TDS2407EA 的功能概述

下图显示的是 TDS2407EA 基本配置的方框图，EVM 板主要的接口包括目标只读存储器、模拟接口、CAN 接口、串行引导 ROM、用户指示灯和开关、RS232 接口、SPI 数据接口和扩展接口。

LF2407 接有 128K 字长无延迟静态存储器，一个扩展的 I/O 接口支持 65，000 并行的 I/O 端口，片上 CAN 接口和 RS232 串口可用作扩展接口。



第二章

2.0 TDS2407EA 的操作

本节叙述 TDS2407EA 评估模块的操作、主要构件及其运行，同时提供评估板上多种接口的有关信息，TDS2407EA 由八个主要的逻辑模块组成。

- Θ LF2407 外部存储器
- Θ 数模转换接口
- Θ 片上串行接口
- Θ 指示灯和开关
- Θ 片上 CAN 接口
- Θ 串行引导 ROM/SPI 数据接口
- Θ 扩展接口
- Θ JTAG 接口

2.1 TDS2407EA 板

TDS2407EA 是一供电电源为 3.3V 的板卡，此电源仅由外部 5V 电源供电，图 2-1 显示的是 TDS2407EA 布局图。

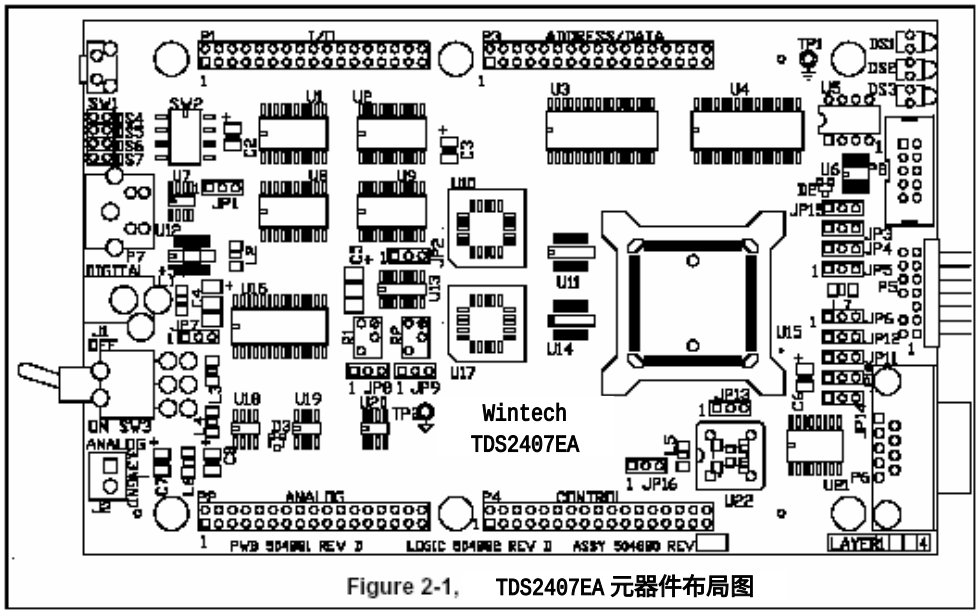


Figure 2-1, TDS2407EA 元器件布局图

2.1.1 电源接口

LF2407 仅由 5V 电源供电，板上的低损耗 3.3V 电压调节器提供 3.3V 电源，模板要求电压在 5V 时电流达到 750 毫安，通过 2 毫米插座 J1 提供 2 毫安的电流，如果模块连接扩展板，则需提供更大电流强度的电源。

2.2 TDS2407EA 存储接口

EVM 板包括 64K 的零等待状态程序存储器和 64K 的零等待状态数据存储器，提供总计 128K 的片外静态 RAM。

需要注意的是内部存储器比外部存储器有更高的优先权。相关材料请参阅 Texas Instruments TMS320F2407 Users' Guide，以获取更多评估板上组装存储器的信息。片外存储空间（数据、程序或 I/O）产生的等待状态是受等待状态发生寄存器（WSGR）的控制，通过给 WSGR 中的片外存储器对相应位进行编程，即可得到零等待状态，评估板可提供最多 7 个等待状态。评估板不能通过进入外部程序和数据存储器的信号来生成等待状态。

图 2-2 所示的是 TDS2407EA 的存储器时序图

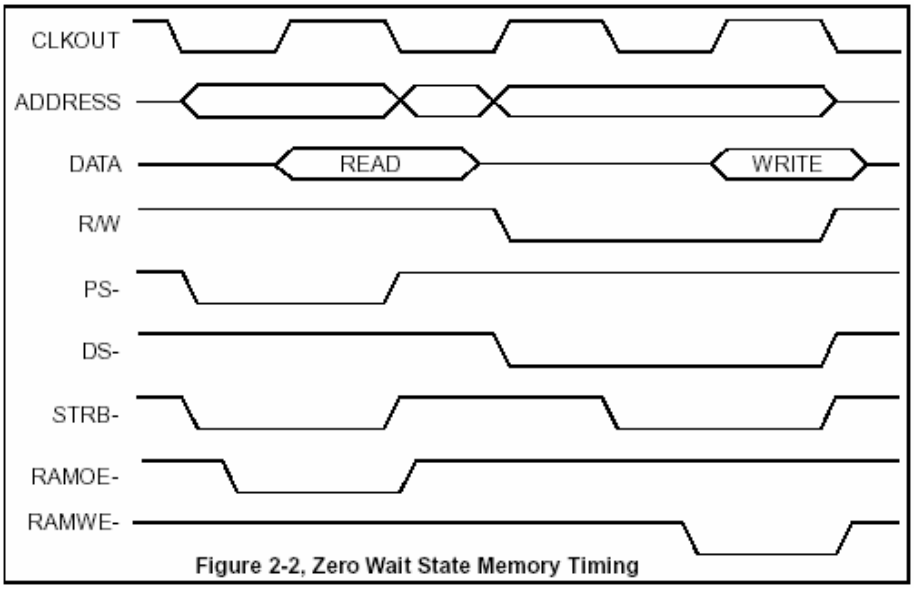


Figure 2-2, Zero Wait State Memory Timing

2.2.1 程序储存器

程序储存器有两种配置形式，工作方式选择通过跳线（JP6）的位置来确定，若 JP6 在 2-3 的位置，DSP 就是微计算机模式，内部闪存从 OX0000 到 OX7FFF 使能；若 JP6 在 1-2 的位置，则内部的 FLASH/ROM 就被禁止，全部程序地址范围都指向外部存储器。

以下所示的是两种程序储存器的配置形式

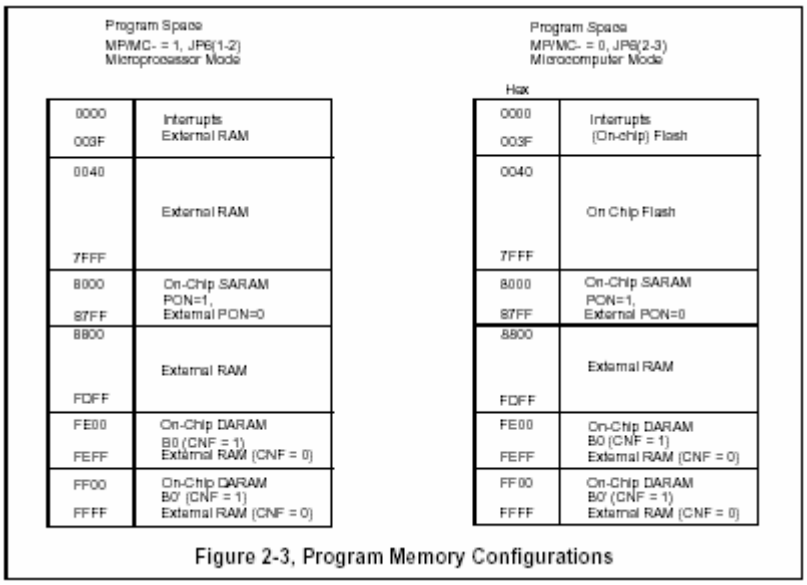


Figure 2-3, Program Memory Configurations

2.2.2 数据存储器

数据存储器的配置所示如下，外部存储器从 OX8000—OXFFFF 使能

Hex

0000 005F	存储器映射寄存器并保留
0060 007F	DARAM B2 片上
0080 01FF	保留
0200 02FF	片上 DARAM BO （CNF=1） 保留（CNF=1）
0300 03FF	片上 DARAM B1 （CNF=0） 保留（CNF=1）
0400 07FF	保留
0800 0FFF	SARAM DON=1 外部 DON=1
1000 6FFF	非法
7000 73FF	外围存储器影射寄存器 （系统、ADC、SCI、SPI、I/O 中断）
7400 743F	外围存储器映射寄存器 （事件管理器）
7440 74FF	保留
7500 753F	事件管理器 B
7540	保留

77FF	
7800 7FFF	非法
8000 FFFF	外部 RAM JPT=1-2

图 2-4 数据存储器配置

2.2.3 I/O 空间

TDS2407EA 的 I/O 映射如下：

0000 0004	D/A 转换器
0005 0007	保留
0008	4 个位置 DIP 开关
0009 000B	保留
000C	LEDS
0000 7FFF	保留
8000 FFFF	外部

图 2-5 I/O 空间结构配置

2.3 用户开关和发光二极管

为满足用户，TDS2407EA 提供 4 个开关和 4 个发光二极管，这些装置的 I/O 映射在 OX0008 至 OX000C 位置，对应 D0-D3 的数据位。使用此装置时用“ IN ”和“ OUT ”指令，详情参看 2.13 和 2.16 这两节。

2.4 晶振选择

TDS2407EA 配了 15MHz 的晶振，CPU 接收 CLKN/2（CPUCLK），复位后，锁相环时钟模块隐含值为 CPUCLK/4，生成大约 2 MHz 的时钟输出，锁相环可编程到 CPUCLK*4 的频率，如此就生成了 30MHz 的输出时钟，用户可参阅 TMS320LF2407 Users’ guide 中的“ PLL clock module ”节来获取更多的信息。

2.5 数模转换器

TDS2407EA 提供四路 12 位 D/A 通道，输出直流电压 0~3.3V，转换器映射于 I/O 的地址空间为 OX0000~OX0004，地址 OX0000 到 OX0003 被用作通道 1~4 的数据保持寄存器，I/O 地址 OX0004 用来将保持寄存器中的值转移到转换器。例如可给四个保持寄存器写入并能同时将数据传给转换器，相关转接器的编程信息可以在附录 C 中找到。

表 1：DAC　I/O 地址

I/O 地址	通道件
OX0000	1
OX0001	2
OX0002	3
OX0003	4
OX0004	转移

2.6　扩展总线

TDS2407EA 有一扩展总线，用户可用此扩展总线来设计电路，而不需额外设计一 CPU 卡，此接口也可以用于 Spectrum Digital 的所有附带模块。

2.6.1 TDS2407EA 扩展接口

扩展板接口经扩展总线连接到 TDS2407EA 板，扩展总线被分成四个双排端口插头。本节叙述信号定义和每个连接口的针脚数。

2.6.1.1 扩展 I/O 接口

带 I/O 信号的 P1 接口定义见下表

表 2：P1 I/O

管脚#	信号	管脚#	信号
1	VCC,+5V	2	VCC,+5V
3	PWM1/IOPA6	4	PWM2/IOPA7
5	PWM3/IOPB0	6	PWM4/IOPB1
7	PWM5/IOPB2	8	PWM6/IOPB3
9	PWM7/IOPE1	10	PWM8/IOPE2
11	PWM9/IOPE3	12	T1PWM/T1CMP/IOPB4
13	T2PWM/T2CMP/IOPB5	14	T3PWM/T3CMP/IOPF2
15	*TDIRA/IOPB6	16	*TCLKINA/IOPB7
17	GND	18	GND
19	BOOTEN-/XF	20	*BIO/IOPC1
21	*CAP1/QEP1/IOPA3	22	* CAP2/QEP2/IOPA4
23	*CAP3/IOPA5	24	* CAP4/QEP3/IOPE7
25	RESERVED	26	*PDPINTA-
27	SCTXD/IOPA0	28	*SCIRXD/IOPA1
29	*SPISIMO/IOPC2	30	*SPISOMI/IOPC3
31	*SPICLK/IOPC4	32	*SPISTE/IOPC5
33	GND	34	GND

*信号通过一个允许 5V 电压的宽围输入快速开关连接。

2.6.1.2 扩展模拟接口

带模拟信号的 P2 接口定义见下表：

表 3 ：P2 Analog

管脚#	信号	管脚#	信号
1	VCC,+5V Analog	2	VCC,+5V Analog
3	TMS2/IOPD7	4	* IOPF6
5	ADCIN2	6	ADCIN3
7	ADCIN4	8	ADCIN5
9	ADCIN6	10	ADCIN7
11	ADCIN8	12	ADCIN9
13	ADCIN10	14	ADCIN11
15	ADCIN12	16	ADCIN13
17	AGND	18	AGND
19	ADCIN14	20	ADCIN15
21	VREFHI	22	VREFLO
23	ADCIN0	24	ADCIN1
25	DACOUT1	26	DACOUT2
27	DACOUT3	28	DACOUT4
29	RESERVED	30	RESERVED
31	RESERVED	32	XINT2-/ADCSOC/IOPD1
33	AGND	34	AGND

2.6.1.3 扩展地址和数据接口

带地址和数据信号的 P3 接口的定义见下表：

表 4：P3 ADDRESS/DATA

管脚#	信号	管脚#	信号
1	A0	2	A1
3	A2	4	A3

5	A4	6	A5
7	A6	8	A7
9	A8	10	A9
11	A10	12	A11
13	A12	14	A13
15	A14	16	A15
17	GND	18	GND
19	D0	20	D1
21	D2	22	D3
23	D4	24	D5
25	D6	26	D7
27	D8	28	D9
29	D10	30	D11
31	D12	32	D13
33	D14	34	D15

2.6.1.4 扩展控制接口

带控制信号的 P4 的定义见下表：

表 5：P4 CONTROL

管脚#	信号	管脚#	信号
1	VCC,+5V	2	VCC,+5V
3	DS-	4	PS-
5	IS-	6	WR-/IOPC0
7	WE-	8	RD-
9	STRB-	10	R/W-
11	READY	12	PDPINTB-
13	RS-	14	TRGRESET-
15	*PWM10/IOPE4	16	XINT1-/IOPA2

17	GND	18	GND
19	XINT2-/ADCSOC/IOPD1	20	CAP5/QEP4/IOPF0
21	CAP6/IOPF1	22	VISOE-
23	CANTX/IOPC6	24	CANRX/IOPC7
25	PWM0/IOPE4	26	PWM11/IOPE5
27	PWM12/IOPE6	28	T4PWM/T4CMP/IOPF3
29	TDIRB/IOPF4	30	TCLKINB/IOPF5
31	Expansion CLKIN	32	CLKOUT/IOPE0
33	GND	34	GND

2.7 JTAG 接口

TDS2407EA 评估板配有 14 针管脚接口 P5，此标准接口用作 JTAG 评估器到 Texas Instruments DSPs 之间的接口，接口管脚的定义如下所示：

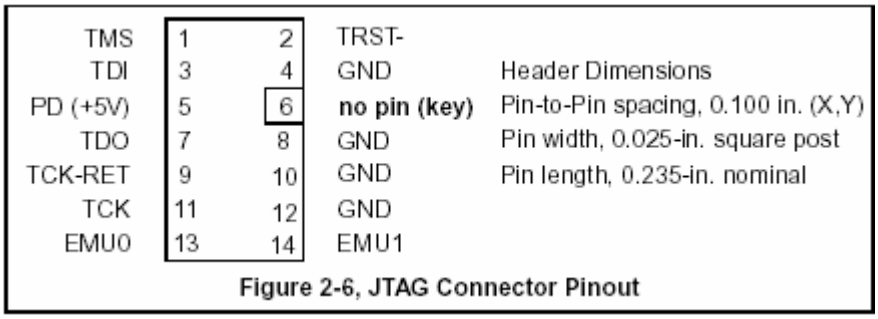

TMS 1 2 TRST-
TDI 3 4 GND
PD (+5V) 5 6 no pin (key)
TDO 7 8 GND
TCK-RET 9 10 GND
TCK 11 12 GND
EMU0 13 14 EMU1
Header Dimensions
Pin-to-Pin spacing, 0.100 in. (X,Y)
Pin width, 0.025-in. square post
Pin length, 0.235-in. nominal

Figure 2-6, JTAG Connector Pinout

2.8 SPI 数据接口

TDS2407EA 板上有 SPI 数据接口，它和 Spectrum Digital SPI515 评估板是兼容的，此接口允许在 LF2407 的 SPI 口传递高速数据。接口管脚的输出见下表：

表 6：SPI 数据接口定义

管脚#	信号	管脚#	信号
1	STE	2	GND
3	SPI Data out	4	GND
5	SPICLK	6	GND
7	SPI Data in	8	GND
9	NC	10	GND

为将 SPI 端口连接到数据接口，跳线 JP4 需设在位置 2-3。

2.9 片上异步串行端口

TMS320LF2407DSP 有一片上异步串行口，此端口由 TDS2407EA 板 P6 引出，接口 P6 是一 DB9 母线接口，RS232 接口允许用户将电脑或外部设备连接到 TDS2407EA 上，这样数据可以登录或者命令可传送到控制逻辑。在使用串行接口前先查阅有关 JP10、JP11、JP12、JP14 的资料，P6 接口的针脚号可从 TDS2407EA 板的边缘看到。

管脚号码和他们的对应信号见下表

Pin #	PC (female)	SD EVM
2	Rx, input	Tx, output
3	Tx, output	Rx, input
4	DTR, output	Reset/CTS, input
5	GND	GND
8	CTS, input	RTS, output

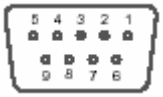


表 7：P6 接口定义

2.10 CAN 接口

TDS2407EA 板的 CAN 接口线提供额外高速串行接口，P7 是一个 4 针 mini-DIN 母接口，它可用来连接 CAN 接口，接口管脚输出见下表。CAN 末端电阻由跳线 JP12 来控制。

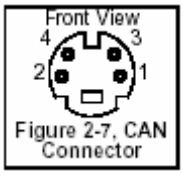


Figure 2-7. CAN Connector

表 8：管脚定义

Pin #	Signal
1	CANH
2	CANL
3	GND
4	5 volt power out

警 告

管脚 3 和 4 可用来给 CAN 接口的光电隔离供电，正常情况下，管脚 4 上输出+5V 电压，故禁止将管脚 3、4 导通。

2.10.1 CAN 匹配插头

一 4 脚的 mini-DIN 的插头可与 P7 接口匹配，这些插头的来源见下表：

表 9：插头来源

Vendor	Part #
Digikey	CP-2040
LZR Electronics	MD40

2.11 TDS2407EA 跳线

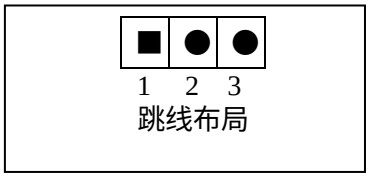
TDS2407EA 有 16 个跳线，其决定了 EVM 板的功能，下表列出跳线

和它们的功能。下面描述跳线的作用：

表 10：TDS2407EA 跳线定义

跳线#	尺寸	功能
JP1	1x3	CAN 终止选择
JP2	1x2	CAN 输入选择
JP3	1x3	串行 RAM 写保护选择
JP4	1x3	SPI 端口通道选择
JP5	1x3	闪存/看门狗选择
JP6	1x3	MP/MC
JP7	1x3	模拟电源选择
JP8	1x3	VREF HI 选择
JP9	1x3	VREF LO 选择
JP10	1x3	主复位选择
JP11	1x3	BIO 硬件握手
JP12	1x3	SCI 接收选择
JP13	1x3	时钟输入选择
JP14	1x3	DTS/RTS 选择
JP15	1x3	SPI/SCI 引导程序加载
JP16	1x3	引导选择

TDS2407EA 板的每一跳线均为 1x3，每一跳线只能选择 1-2 或 2-3，管脚 2 为中针，管脚 1 处有一方形焊盘，可在印刷电路板焊接的一侧见到，此管脚在电路板丝网上常用“1”来做标记，俯视图如下：

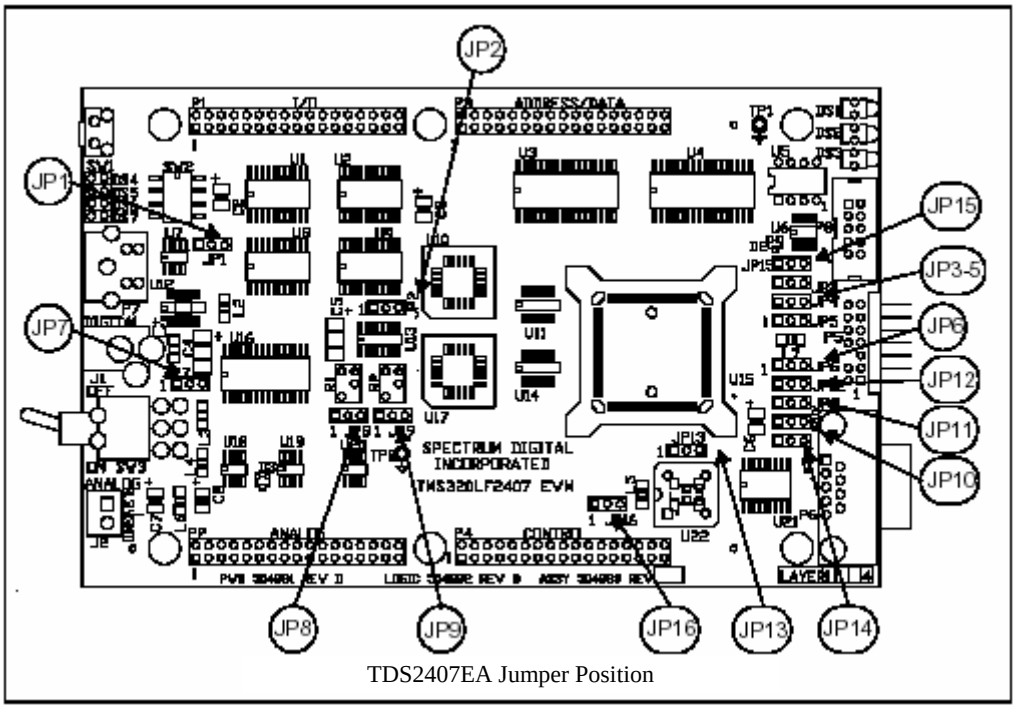


跳线布局

警告

除非特别注明，否则所有的跳线必须安装在 1-2 或 2-3 位置上。

TDS2407EA 的跳线位置如下图所示：



TDS2407EA Jumper Position

2.11.1 跳线 JP1 使能/禁止 CAN 终端器

跳线 JP1 决定是否使能 CAN 终端电阻，置 2-3 时，CAN 终端电阻使能；置 1-2 时，终端电阻禁止。下表列出位置和功能。

表 ll ：跳线 JP1

位置	功能
1-2	（终端）（禁止）
2-3	（终端）电阻使能

2.11.2 跳线 JP2，CAN 输入选择

跳线 JP2 用来选择 CANRX 输入信号源，在 1-2 时，CAN 输入信号连接到 SAN 接收器；选 2-3 时，允许 CANRx/IOPCT 连接到 24 管脚的扩展接口 P4，使其作为信号源，位置及功能如下表示。

表 12 ：跳线 JP2

位置	功能
1-2	CAN 接口 P7
2-3	扩展接口

2.11.3 跳线 JP3，串行 ROM 写保护选择

串行 ROM 写保护，从而防止伪周期对串行 ROM 中内容的破坏，跳线 JP3 是进行写保护的开关。选 1-2 时，ROM 可写；选 2-3 时，ROM 写保护，下表列出了其位置和功能。

表 l3 ：跳线 JP3

位置	功能
1-2	选择板上晶振
2-3	选择控制接口 P4 的引管脚

2.11.4 跳线 JP4，SPI 端口通道选择

跳线 JP4 用来选择 SPI 端口通道,SPI 端口通道可连接到扩展接口、串行 ROM 或 P8 数据接口。选 2-3 时，SPI 通道连接数据接口；选 1-2 时，SPI 端通道连接于扩展接口或串行 ROM，下表列出跳线的位置和功能。表 14: 跳线 JP4

位置	功能
1-2	SPI 通道连接到扩展接口/串行 ROM
2-3	SPI 连接到 P8 数据接口

2.11.5 跳线 JP5，使能闪存编程

跳线 JP5 连接到 TMS320LF2407 的 VCCP 管脚上，此管脚可使能内部闪存编程，禁止看门狗计数器模块的工作，也可禁止看门狗计数器的编程顺序。详情参阅 TI LF2407 User's Guide，下表列出跳线的位置和功能。

表 15：跳线 JP5

位置	功能
1-2	禁止闪存编程
2-3	使能闪存编程

2.11.6 跳线 JP6，MP/$\overline{MC}$ 使能内部速闪 ROM

JP6 连接到 TMS320LF2407 的 MP/$\overline{MC}$ 管脚，跳线处于 1-2 位置时，内部速闪 ROM 被禁止；跳线处于 2-3 时，内部速闪 ROM 使能。下表列出其位置和功能

表 16：跳线 JP6

位置	功能
1-2	内部 ROM/FLASH 禁止（微处理器模式）
2-3	内部 ROM/FLASH 使能（微计算机模式）

2.11.7 跳线 JP7，模拟电源选择

JP7 用于选择 TDS2407EA 板的模拟逻辑电源，跳线处于 1-2 位置时，选择过滤的数字电源为 EVM 板模拟逻辑供电；跳线处于 2-3 时，则通过终端接口 P2 给 EVM 板的模拟部分供电，下表列出其位置和功能。

表 17：跳线 JP7

位置	功能
1-2	选择数字电源
2-3	选择接口 P2

2.11.8 跳线 JP8，VREF HI 选择

JP8 用来选择 TMS320LF2407 的管脚 VREF HI 的电源，短路 1-2 时，选择+3.3V 的 VCCA 电源；短路 2-3 时，选择平整电位器 R1 以使得可变 VREF 有 0-+3.3V 的电平，下表列出其位置和功能。

表 18 ：跳线 JP8

位置	功能
1-2	VCCA（+3.3VvrefH）
2-3	平整电位器（0-3.3V，VrefH）

2.11.9 跳线 JP9，VREF LO 选择

JP9 用来选择 TMS320LF2407 管脚 VREF LO 的电源，短路 1-2 时，选择模拟地；短路 2-3 时，选择平整电位器 R2，下表列出其位置和功能。

表 19 ：跳线 JP9

位置	功能
1-2	模拟地
2-3	平整电位器

2.11.10 跳线 JP10，通过 DTR 主复位的使能

JP10 允许来自串行口 P7 产生的系统复位，选 2-3 时，管脚 4（DTR）下拉，系统被复位；选 1-2 时，以上功能被禁止，下表列出其位置和功能。

表 20 ：跳线 JP10

位置	功能
1-2	P4 的管脚 4 产生复位功能禁止
2-3	P4 的管脚 4 产生复位功能使能

2.11.11 跳线 JP11，使能 RTS 连到 BIO-/IO PC1

JP11 使能串行口，P6 RTS 连到 DSP's BIO-/IOPC1 管脚，选 1-2 时，其功能禁止；选 2-3 时，其功能使能，当硬件按照串口通讯协议进行扩展时要用此功能。

下表列出其位置和功能：

> 注意
> 若此功能被使能，一定不能再通过控制接口 P4 来驱动 BIO-/IO PCI 管脚。

表 21：跳线 JP11

位置	功能
1-2	P6 RTS 连接到 IO PC3 禁止
2-3	P6 RTS 连接到 IO PC3 使能

2.11.12 跳线 JP12，RXD 连到 SCIRXD/IOPA1 使能。

JP12 使能串行口 P6RXD 连接到 DSP 的 SCIRXD/IOPA1 管脚，选 1-2 时，功能被使能；选 2-3 时，功能被禁止，并且使 BCIRXD/IOPA1 管脚在扩展接口处有效。

> 注意
> 若此项功能被使能，即选 1-2，则来自控制接口 P4 的 SCI OPRXD/IO 管脚视为无效

下表列出其位置和功能：

表 22 ：跳线 JP12

位置	功能
1-2	P6RXD 连接到 DSP SCIRXD/IO 使能
2-3	P6RXD 连接到 DSP SCIRXD/IO 禁止

2.11.13 跳线 JP13，振荡源选择

JP13 被用来选择 TMS320LF2407 输入时钟源，选 1-2 时，选择板上晶振；选 2-3 时，用来控制接口 P4 管脚的信号作时钟，下表列出其位置和功能。

表 23 ：跳线 JP13

位置	功能
1-2	选择板上晶振
2-3	选择控制接口 P4 的引管脚

2.11.14 跳线 JP14，DTS/RTS 选择

JP14 被用来选择使 DSP 中断的 DTS 或 RTS 信号，选 1-2 时，选 DTS 信号来中断 DSP；选 2-3 时，选 RTS 信号来中断 DSP，下表列出位置和功能。

表 24 ：跳线 JP14

位置	功能
1-2	选择 DTS
2-3	选择 RTS

2.11.15 跳线 JP15，SPI/SCI 引导加载选择

JP15 允许用户选择片上引导加载源，用户在 TMS320LF2407 上可以选择 SPI 或 SCI 源。选 1-2 时，选择 SPI；选 2-3 时，选择 SCI，下表显示其位置和功能。

表 25 ：跳线 JP15

位置	功能
1-2	使用 SPI
2-3	使用 SCI

2.11.16 跳线 JP16，引导程序选择

TDS2407EA 可通过片上引导加载器或 RS-232 串行口从外部串行 EEPROM 来载入程序代码，为使用引导加载功能，DSP 一定是微型控制器模式（JP6)。为串行 ROM 引导加载，SPI 要连接到串行 ROM（JP4)，JP16 在 23 位置，JP15 要设置为 SPI，JP4 不需控制，但 JP6 被再次置微控制器模式，JP15 被置为 SCI 模式。在 1-2 时，禁止片上串行引导加载，下表列出其位置和功能。

表 26 ：跳线 JP16

位置	功能
1-2	引导加载禁止
2-3	引导加载使能

2.12 发光二极管状态显示

TDS2407EA 有三个发光的二极管，可以显示不同状态，两个由软件来控制。加电时，DS3 发亮，这些状态见下表：

表 27 ：发光二极管

LED	颜色	控制信号	信号状态
DS1	红	片上 w/R-IOPC0	1
DS2	黄	片上 BIO-/IOPC1	1
DS3	绿	接通电源	N/A

2.13 用户可编程发光二极管

TDS2407EA 有四个用户可编程的发光二极管，通过给 I/O 地址空间 0x000C 写入二进制数值，可对 LEDS 进行编程。

下表列出使 LED 发光的数值，

表 28 ：用户发光二极管编制程序

LED#	颜色	控制数值	信号状态

DS4	红	0X01	1
DS5	红	0X02	1
DS6	红	0X04	1
DS7	红	0X08	1

2.14 复位

TDS2407EA 多种复位控制，第一个是电源复位，即通过电源调节器（U12）生成的，此装置确保在 TMS320LF2407 电源复位管脚被释放前，使电源不超出规定的电压范围。还有一系统复位 RS，它在 TMS320LF2407 上既是输入又是输出。内部状态如看门狗时间溢出能使 RS 拉低，外部源也可引起一个复位的状态，比如，按下 SW1 按钮，P4 的主复位管脚或控制接口 P4 的管脚 13。

2.15 复位开关

开关 SW1 是用户复位开关。

按下 SW1 瞬间，复位信号就传给了 TMS320LF2407DSP。

2.16 用户可读开关

TDS2407EA 有四个 DIP 开关，一位置开关 SW2，每个位置可让用户人工设定并可由 DSP 读出，开关状态可以从 I/O 地址 0x0008 中读出来，当一个位置在“开”状态时，将被读为“1”，下表列出从各自位置读出来的值。

表 29 ：用户编制程序二极管

位置	读出值	开关状态
1	0X01	开
2	0X02	开
3	0X04	开
4	0X08	开

2.17 ON/OFF 开关

开关 SW3 控制开关模拟和数字电源，置开关到“ ON ”位置时就给 EVM 板加电。

2.18 测试点

TDS2407EA 提供了两个测试点，它们连接到 GND 和模拟电平，这可用作连接测试设备的探针，下表列出测试点它们的信号。

Table30 ：测试点

测试点#	信号
TP1	GND
TP2	模拟地

第三章

3.0 TDS2407EA 评估板性能测试程序

评估板性能测试程序是针对 TDS2407EA 的性能测试而设计开发的。程序执行时将按顺序对数据 RAM 空间、程序代码空间、片上异步串行通讯、评估板 DAC、评估板 LED、评估板并排 LED、评估板并排手动开关分别进行检测。测试结果的正确或错误均有信息显示。通过对 TMS320LF2407 EVM 板上的信息显示就可以对系统进行检查、测试，初步验证 EVM 板性能，从而达到控制产品质量的目的。

片上异步串行通讯和评估板 DAC 的检测是闭环检测，闭环硬件连接详见 3.2.3 和 3.2.3 部分，确定连接正确，否则程序不能正确运行。

3.1 测试程序结构组成

本测试程序的工程文件是 test.mak，包括有源文件、头文件和连结文件。

源文件：

Blkmove.c
Boot2407.asm
Dac.c
Led.c
Led_4p.c
Memtest1.c
Memtest2.c
Pll2407.c
Sw_4p.c
Test.c
Uart1.c
Vectors.asm

头文件：

dac.h
ioreg.h
led.h
led_4p.h
prot2407.h

run_test.h
sci2407.h
sw_4p.h
sys2407.h
tst_main.h

连结文件：

test.cmd

3.2 测试程序运行过程

主程序运行时，将按照以下的顺序进行测试，测试结果如下描述。

注意：测试员请先阅读此部分，按照说明进行操作，否则会出现不可预料的后果。

3.2.1 测试一：数据空间 RAM 检测

功能描述：

1、检查地址从 0x8500 至 0xf3ff 的内存空间。

2、依次在此内存分别填充 0、0xffff、0、0xaaaa、0x5555,并在每次写完后进行检查。

3、测试成功主程序继续运行,进行测试二 ;若出错则评估板 DS4 LED 闪烁，不再往下进行测试。

3.2.2 测试二：程序代码空间检测

功能描述：

1、检查地址从 0x2000 至 0xfdff 的程序存储空间。

2、依次在此内存分别填充 0、0xffff、0、0xaaaa、0x5555,并在每次写完后进行检查。

3、测试成功主程序继续运行,进行测试三 ;若出错则评估板 DS5 LED 闪烁，不再往下进行测试。

3.2.3 测试三：片上串行异步通讯检测

硬件要求：接口 P6 的 2 和 3 孔需用连接器进行闭环连接，连接电阻为 50Ω。

功能描述：

1、串行通讯接口 SCI 从接口发送一个数据，并从接口接收此数据，并检测是否正确。

2、测试成功主程序继续运行，进行测试四；若出错则评估板 DS6 LED 闪烁，不再往下进行测试。

3.2.4 测试四：评估板 DAC 检测

硬件要求：评估板 P2 接口的 Pin7、Pin23、Pin25 用短路线连接；
Pin5、Pin9、Pin27 用短路线连接；
Pin8、Pin24、Pin26 用短路线连接；
Pin6、Pin10、Pin28 用短路线连接；

功能描述：

1、本模块通过四通道 DAC 输出锯齿波，通过闭环连接线，ADC 的 ADC0—ADC7 分别对其进行采样，并与 DAC 的输出进行比较，检测误差是否在±5%之内。

2、若检测误差在允许的范围内则主程序继续执行，进行测试五，否则评估板 DS7 LED 闪烁，不再往下进行测试。

3.2.5 测试五：评估板 LED 检测

功能描述：

1、评估板上的 DS1（红）LED 和 DS2（黄）LED 同时亮灭五次，然后依次亮灭各一次，最后二灯全灭。

2、若评估板上的 LED DS1 和 DS2 的亮灭情况与上述现象相同则测试正常，否则为出错。主程序继续执行，进行测试六。

3.2.6 测试六：评估板并排 LED 检测

功能描述：

1、评估板上的 DS4 - DS7 并排 LED 同时亮灭五次，然后四个 LED 从 DS4 至 DS7 依次亮灭，重复三次，最后全灭。

2、若评估板上的 DS4-DS7 并排 LED 的亮灭情况与上述现象相同，则测试正常，否则为出错。主程序继续执行，进行测试七。

3.2.7 测试七：评估板并排手动开关检测

其他要求：需测试员观察 LED 的亮灭情况，并按要求拨动 SW2 手动开关。

功能描述：

1、评估板四个并排 LED 同时变亮。程序等待测试员将 SW2 手动开关全置于关断状态，若都在全关断状态时，并排 LED 同时熄灭。然后，

程序需要测试员把 SW2 的开关 1 开通，可见 DS4 LED 变亮，再关断开关 1，则 DS4 LED 熄灭。按此顺序对开关 2-4 依次进行操作，直到所有的开关全都关上，所有的 LED 均熄灭。

2、若评估板上的 SW2 手动开关与 DS4-DS7 LED 的亮灭情况与上述相同，则测试正常，否则为出错。主程序继续执行。

3.2.8 结 束

若七个测试模块全检测完毕，程序将以 DS4 和 DS7 LED 同时闪烁的形式结束。